

Schaltungssimulation in der Leistungselektronik

Lutz Göhler, Christoph Deml*

Universität der Bundeswehr München, Werner-Heisenberg-Weg 39, 85577 Neubiberg
Tel.: +49-89-6004-3665, Fax: +49-89-6004-2223, email: Lutz.Goehler@RZ.UniBw-Muenchen.de

*Siemens AG, München

I. INHALT

Die Schaltungssimulation hat sich in den letzten Jahren auch in der Leistungselektronik einen festen Platz erobert. Um diesen Stand zu erreichen, wurde weltweit, beginnend bei einer fundierten physikalischen Analyse der eingesetzten Bauelemente, eine Vielzahl von Modelltypen und Modellen für die verschiedenen Simulatoren entwickelt. Ziel dieses Beitrages ist die Darstellung der wesentlichen Simulations- und Modellierungsmöglichkeiten sowie deren Vor- und Nachteile beim Einsatz zum Schaltungsentwurf.

II. EINLEITUNG

Während beim Design integrierter Schaltungen schon frühzeitig auf die Schaltungssimulation gesetzt wurde, da Bauelementanzahl und interne Kopplungen dies erforderten, erlangte der rechnergestützte Schaltungsentwurf in der Leistungselektronik erst in den letzten Jahren ausschlaggebende Bedeutung. Dafür kann man im wesentlichen drei Gründe angeben.

Zum einen läßt sich ein rasches Anwachsen der Taktfrequenzen verzeichnen, mit dem Ziel, Dynamik und Spannungs- bzw. Stromqualität der Schaltungen zu verbessern. Dadurch wächst die Abweichung zwischen dem tatsächlichen Verhalten und der Voraussage mit den üblichen, stark vereinfachenden Handrechnungen. Negative Implikationen sind hier insbesondere bei masse- bzw. volumenkritischen Anwendungen (z. B. Luftfahrt), aber auch bei Standardanwendungen vor dem Hintergrund eines immer größer werdenden Kostendruckes zu bemerken.

Zweitens steigt die schaltbare Leistung pro Bauelement. Dadurch werden Versuchsschaltungen teurer, und das Gefährdungspotential wächst.

Schließlich ermöglicht die Simulation auch eine Optimierung des gesamten technischen Systems (z. B.

ICE-Antriebsstruktur) unter Berücksichtigung der herstellungsbedingten Parameterstreuungen aller Komponenten bei gleichzeitig größerer Transparenz.

Diese Aspekte verdeutlichen, daß Schaltungssimulation von den Herstellern leistungselektronischer Systeme gefordert wird. Durch die rasante Entwicklung der Rechentechnik und Simulationssoftware sind die Möglichkeiten gegeben, diese Forderung zu erfüllen.

III. DEVICE-SIMULATION

Zur physikalischen Analyse von Halbleiterbauelementen werden im allgemeinen *device*-Simulatoren eingesetzt, die die Grundgleichungen (Transportgleichung, Kontinuitätsgleichung, *Poisson*-Gleichung) für die jeweils interessierende Struktur numerisch lösen. Dies geschieht beispielsweise mittels finiter Differenzen [11]. Eine zweidimensionale Analyse erweist sich zumeist als ausreichend.

Als Beispiel soll im folgenden eine Tiefsetzsteller-schaltung mit *GTO*-Thyristor ($U_{DRM} = 4,5\text{kV}$, $I_{TQRM} = 3\text{kA}$) dienen (Bild 1).

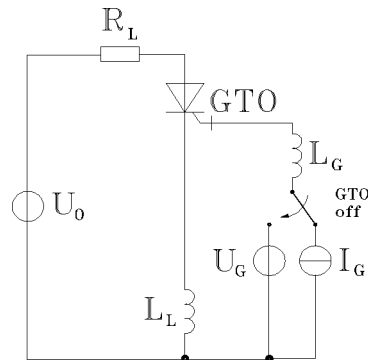


Abb. 1. Tiefsetzsteller mit *GTO*-Thyristor; $U_0 = 4500\text{V}$, $R_L = 1,5\Omega$, $L_L = 240\text{nH}$, $L_G = 126\text{nH}$, $U_G = -14\text{V}$, $I_G = 5\text{A}$

Vereinfachend wird nur eine Halbzelle betrachtet, so daß in der Simulation entsprechend skalierte

Werte auftreten; Identität der einzelnen Finger ist somit vorausgesetzt. Die Beschaltung sollte sich im Interesse einer geringen Rechenzeit auf ein Minimum beschränken. So besteht die *gate unit* aus einer Stromquelle ('on') und einer Spannungsquelle, die über den Umschalter zum Zeitpunkt $t = 0$ eine negative Spannung an den Steueranschluß anlegt ('off').

Das Simulationsziel besteht in der Ermittlung der Übertemperatur während des Abschaltens, insbesondere unter Berücksichtigung der Stromeinschnürung (*current crowding*). Abb. 2 zeigt die diskretisierte Struktur. Im allgemeinen muß das Gitter vom Anwender für die gewünschte Analyseart optimiert werden, um Rechenzeit- und Konvergenzprobleme zu vermeiden.

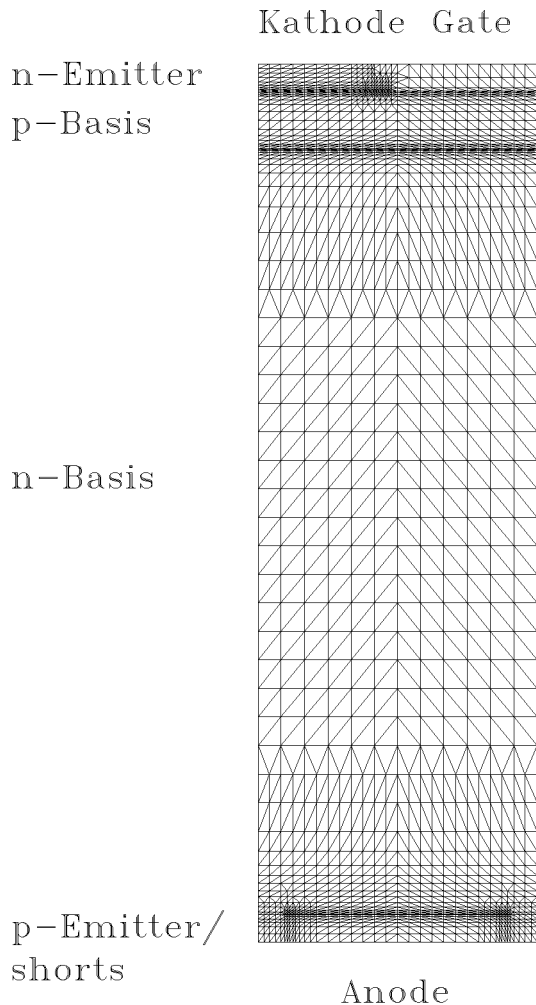


Abb. 2. Diskretisierte *GTO*-Struktur (Länge ca. $700\mu\text{m}$, Breite ca. $250\mu\text{m}$)

Die Simulation liefert die in Abb. 3 dargestellten Transienten. Da keine Ausschaltentlastung und nur eine kleine ungeklemmte Induktivität im Lastkreis Berücksichtigung fanden, sind weder Nadel-

noch Spitzenspannung zu bemerken. Der Schweifstrom ist deutlich erkennbar (ab etwa $t = 7,5\mu\text{s}$).

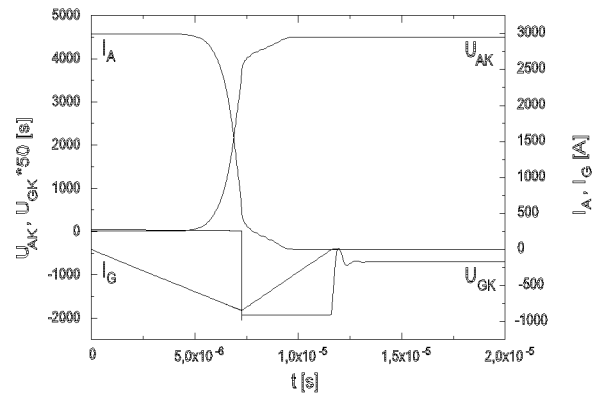


Abb. 3. Simulierte Transienten von Anoden-Kathoden-Spannung U_{AK} , Gate-Kathoden-Spannung U_{GK} , Anodenstrom I_A und Gate-Strom I_G

Beim Abschalten werden Ladungsträger aus der *p*-Basis extrahiert, und zwar um so schneller, je näher sie sich am Gateanschluß befinden (geringe laterale Spannungsabfälle). Das führt schließlich dazu, daß in der Mitte des Bauelementes ein leitender Kanal bestehen bleibt, d. h. der stromführende Querschnitt wird verringert. Dies ist sehr gut am linken Rand (Symmetrieachse) der simulierten Halbzelle zu beobachten (Abb. 4). Gleichfalls erkennt man den einsetzenden Durchbruch der Gate-Kathoden-Strecke an einer leicht erhöhten Elektronenkonzentration.

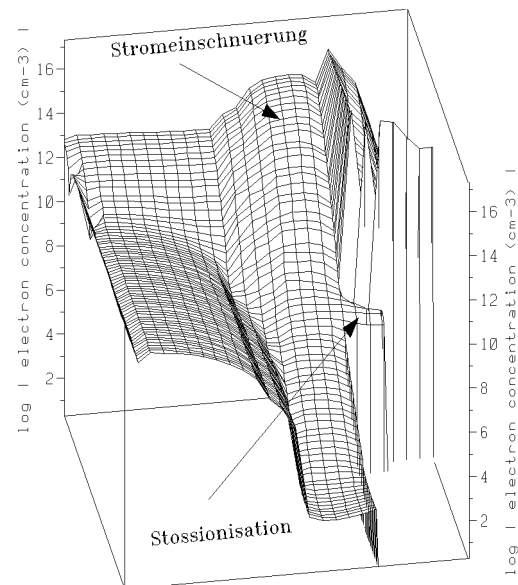


Abb. 4. Elektronenüberschußdichte in der *p*-Basis bei maximaler Stromeinschnürung ($t = 7,27\mu\text{s}$)

Die Stromeinschnürung führt zu einer örtlichen Erwärmung (*hot spot*), die das Bauelement zerstören

kann ('Durchlegieren' der Struktur). In der Simulation beträgt die Übertemperatur nur etwa 20K, im realen Bauelement kann sie weitaus höhere Werte annehmen, da die im Beispiel angenommene Homogenität infolge von Technologieschwankungen und Gatemetallisierungswiderständen nicht gegeben ist. Dieser Unterschied ließe sich mit einer Unterteilung des Bauelementes in kritische Zonen simulativ erfassen. Eine weitere Verbesserung wäre der Übergang zur echten 3D-Analyse, da der Stromfluß auch im eingeschalteten Zustand räumlich inhomogen verteilt ist.

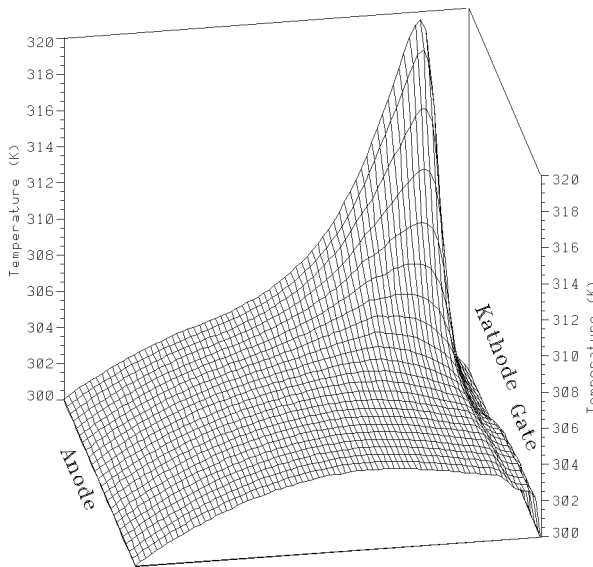


Abb. 5. Temperaturverteilung im Bauelement bei maximaler Stromeinschnürung ($t = 7,27 \mu s$)

Der Rechenaufwand für obige Simulation ist immens. So benötigt ein Ein-/Ausschaltvorgang ca. 45h Rechenzeit (Workstation Sparc 20). Zudem kann die numerische Stabilität bei umfangreichen Außenbeschaltungen infolge der getrennten Systemmatrizen für Schaltung und Bauelement nur wenig befriedigen, insbesondere bei raschen Veränderungen der Klemmengrößen (hier Durchbruch Gate-Kathode) treten Konvergenzprobleme auf.

Das Beispiel soll verdeutlichen, daß *device*-Simulationen das tiefere Verständnis der Vorgänge im Inneren von Halbleiterbauelementen ermöglichen, für einen Schaltungsentwurf hingegen nur wenig brauchbar sind.

IV. KOMPAKTMODELLE

Die oben angeführten Probleme führten zur Entwicklung von sogenannten kompakten Modellen,

die - unter Verzicht auf die genaue Analyse der Vorgänge - eine wesentlich schnellere Berechnung des Verhaltens an den Klemmen ermöglichen (statisch und dynamisch). Die Modellhierarchie läßt sich in die im folgenden aufgeführten Klassen unterteilen.

Tabellenmodelle. Modelle mit einem sogenannten *look-up table* [1] gewinnen das Klemmenverhalten aus einer Vielzahl gespeicherter Meßwerte mittels Interpolation. So kann beispielsweise für eine Leistungsdiode die mit dem Vorwärtsstrom korrespondierende Größe der Speicherladung aus der Tabelle entnommen und beim Abschalten eine der wirksamen Induktivität entsprechende Rückstromspitze erzeugt werden.

Makro- oder sub circuit - Modelle. Bei diesem Modelltyp wird das Klemmenverhalten durch Kapazitäten, Induktivitäten, Widerstände und Strom- bzw. Spannungsquellen wiedergegeben, also durch die Standardelemente von Schaltungssimulatoren [9]. Als Beispiel sei der Einschaltvorgang einer Leistungsdiode angeführt, der dem Einschaltverhalten einer Induktivität ähnelt.

Physikalische Modelle. Im Gegensatz zu den beiden vorangegangenen Typen offerieren physikalische Modelle die Möglichkeit des Rückschlusses vom Klemmenverhalten auf die Technologie. Dadurch kann der Schaltungsentwickler in gewissem Umfang Vorschläge zur Bauelementeoptimierung für die jeweilige Schaltung unterbreiten. Weiterhin ist die Anzahl der Modellparameter bei gegebener Genauigkeit minimal. Schließlich läßt sich dieser Modelltyp in fast alle modernen Simulationssysteme einbauen, ob als Ersatzschaltung oder über Programmierschnittstellen (z. B. C-Interface, Simulationssprache MAST im Simulator SABER). Infolge dieser Vorzüge werden heute vorwiegend physikalisch basierte Modelle verwendet, auf denen im folgenden auch der Schwerpunkt liegen soll.

Das zentrale Problem bei der physikalischen Modellierung stellt die Lösung der *ambipolaren Diffusionsgleichung* (partielle Differentialgleichung) dar, die die Ladungsträgerverteilung in Abhängigkeit von Ort und Zeit beschreibt:

$$\frac{\partial^2 p}{\partial x^2} = \frac{p}{L_a^2} + \frac{1}{D_a} \frac{\partial p}{\partial t}. \quad (1)$$

Da keine geschlossene Lösung dieser Gleichung für alle Randbedingungen existiert, wurden hauptsächlich folgende Näherungen vorgeschlagen, durch die sich die in der Literatur angegebenen Modelle unterscheiden:

- analytische Näherungslösung [6], [7]

- Lösung mit *Laplace*-Transformation im Spezialfall fester Raumladungszonenweiten [12]
- Lösung durch Reihenansatz [8]
- hybride Methode, d. h. numerische Lösung [4], [10].

V. PARAMETERBESTIMMUNG

Neben der eigentlichen Modellierung ist die Parameterbestimmung von großem Interesse, da die Simulation höchstens so genau wie die Parameterbestimmung sein kann. Prinzipiell existieren zwei Wege, die gesuchten Größen zu ermitteln: *Optimierung* und *physikalisch basierte Parameterbestimmung*.

Bei der *Optimierung* werden, von sinnvollen Anfangswerten ausgehend, die Parameter solange verändert, bis Messung und Simulation über den gesamten Arbeitsbereich miteinander harmonisieren. Das Problem stellt mithin die Gewinnung hinreichend zuverlässiger Startwerte dar. Außerdem wird eine große Anzahl von Messungen benötigt.

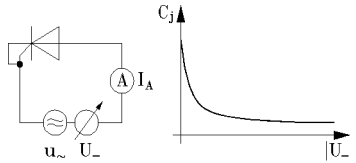


Abb. 6. Messung der Sperrschichtkapazität des n -Basis- p -Basis-Übergangs eines Thyristors

Im Gegensatz dazu versucht man bei der physikalisch basierten Variante, die Werte direkt aus speziellen Messungen zu bestimmen. Hier besteht offenbar das Problem, geeignete Meßverfahren zu finden. Als Beispiel für die physikalische Parameterextraktion soll die Gewinnung des p -Basis-Dotierprofils eines konventionellen Thyristors dienen (Abb. 6, [5]). Dazu wird eine Gleichspannung U_- mit überlagerter Wechselspannung kleiner Amplitude $u_~$ so zwischen Gate und Anode angelegt, daß der Übergang zwischen n - und p -Basis in Sperrichtung gepolt wird. Aus der Wechselspannungsamplitude und der Amplitude des fließenden Wechselstromes sowie der Phasenverschiebung berechnet eine LCR -Meßbrücke die (Sperrschicht-)Kapazität des pn -Übergangs. Die Daten werden dann in einen *device*-Simulator mit eingebautem Optimierer übertragen, der einen diffundierten Übergang hinsichtlich seiner Parameter solange variiert, bis ausreichende Übereinstimmung mit der Messung erreicht ist. Zur Vereinfachung der Aufgabenstellung

kann man annehmen, daß bei großen Sperrspannungen nur die Raumladungszone im niedrig dotierten Gebiet zur Sperrschichtkapazität beiträgt. Da die physikalischen Modelle Näherungen darstellen, werden die gefundenen Parameter nicht zum minimalen Fehler zwischen Simulation und Messung führen: sie sind *effektive* Größen. Dies trifft prinzipiell für alle physikalischen Modelle zu und zeigt, daß der günstigste Weg, Parameter zu gewinnen, offenbar aus der Kombination beider oben erwähnter Ansätze besteht.

Heute ist überwiegend der Bauelementehersteller für die Parametergewinnung verantwortlich, so daß auch Technologiesimulationen und zerstörende Analysen (z. B. *spreading resistance* Messung zur Extraktion des Dotierprofils) angewendet werden können, die systematisch eine höhere Genauigkeit bieten als elektrische Messungen.

VI. BEISPIELE

Im folgenden sollen einige praktische Beispiele den Nutzen der Schaltungssimulation mit physikalisch basierten Kompaktmodellen für den Anwender zeigen.

Einphasiger Wechselrichter (*H-Brücke*)

Einen gebräuchlichen einphasigen Wechselrichter mit Spannungszwischenkreis auf Basis von *IGBTs* zeigt Abb. 7. Die Gewinnung der Ansteuerzeitpunkte erfolgt mittels Sinus-Dreieck-Vergleich (*natural sampling*; $f_{Dreieck} = 10\text{kHz}$), die *IGBTs* werden mit Gatespannungen von $+15\text{V}$ bzw. -15V ein- bzw. ausgeschaltet (Halbleitermodelle nach [6], [7]). Als Phasenverschiebung stellt sich bei $f_1 = 50\text{Hz}$ (Grundschiwingung) $\phi \approx 45^\circ$ zwischen $U_{L(1)}$ und I_L ein (Abb. 8).

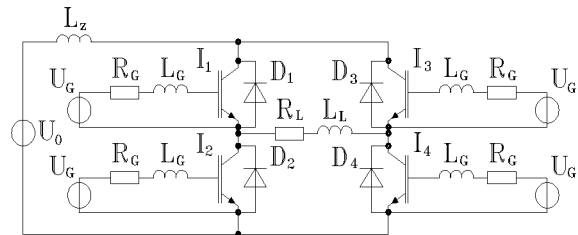


Abb. 7. Einphasiger Wechselrichter; $U_0 = 311\text{V}$, $L_z = 100\text{nH}$, $R_L = 4,41\Omega$, $L_L = 14\text{mH}$, $R_G = 27\Omega$, $L_G = 10\text{nH}$, $I_1..I_4$: BUP 303, $D_1..D_4$: BVP 101

Der große Vorteil der Simulation liegt nun in der Beobachtbarkeit der Spannungs- und Stromverläufe an den einzelnen Bauelementen. So sind

in Abb. 9 Gate-Emitter-Spannung U_{GE} und Gatestrom I_G von IGBT I4 beim Ein- und Ausschalten dargestellt. Man erkennt die kapazitive (spannungsdifferenzierende) Wirkung des IGBT-Eingangs. Eine solche Darstellung ermöglicht die Auslegung der Ansteuerung hinsichtlich maximal zulässigem Innenwiderstand.

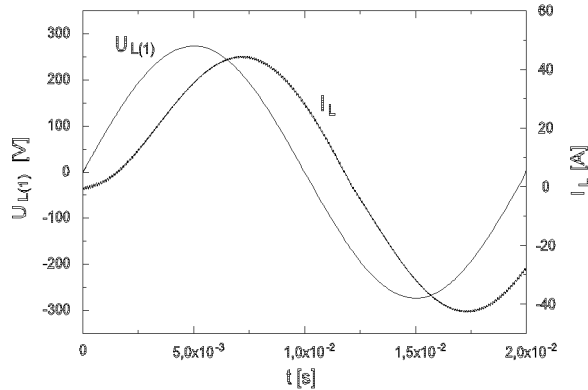


Abb. 8. Grundschiwingung der Spannung über der Last $U_{L(1)}$ und Laststrom I_L

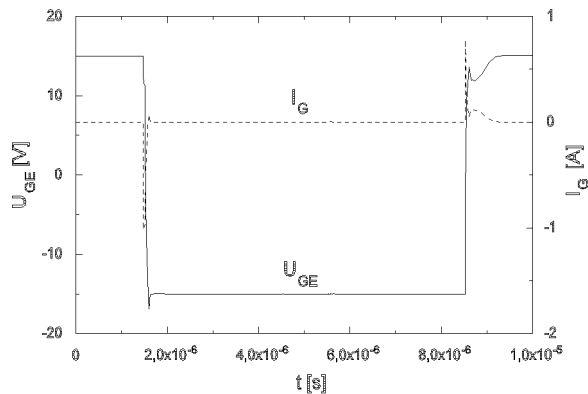


Abb. 9. Verlauf von Gate-Emitter-Spannung U_{GE} und Gatestrom I_G am IGBT I4

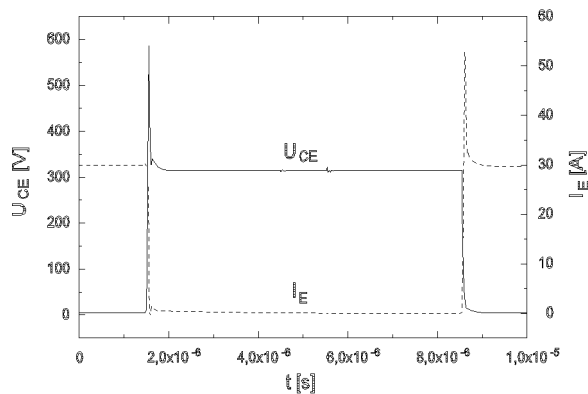


Abb. 10. Verlauf von Kollektor-Emitter-Spannung U_{CE} und Emitterstrom I_E am IGBT I4

Die Beanspruchung des Leistungsschalters I4 hinsichtlich Spannung und Strom zeigt Abb. 10. Damit kann, falls parasitäre Größen hinreichend genau bekannt sind, so daß die Verlustleistung nicht

zu sehr von der Realität abweicht, die Erwärmung der einzelnen Schalter berechnet und bei der Auslegung der Kühlkörper berücksichtigt werden.

Auch die Beanspruchung der Freilaufdiode D4 ist leicht ermittelbar. Aus Abb. 11 wird ersichtlich, daß im betrachteten Zeitintervall nur Verschiebestrome infolge der Änderung von U_{CE} durch das Bauelement fließen.

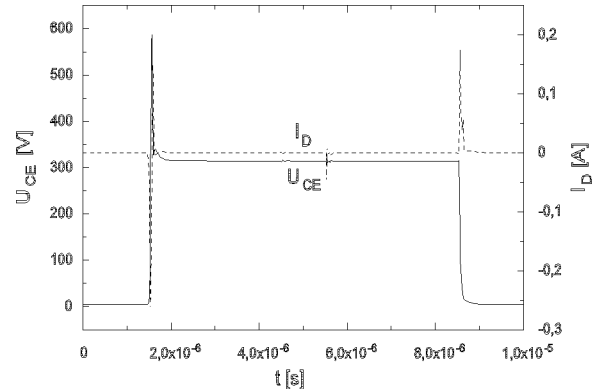


Abb. 11. Verlauf von Spannung U_{CE} und Strom I_D an der Diode D4

Angesichts einer Rechenzeit von ca. 4h zeigen sich aber auch die Grenzen dieser Analyseart. Eine weiterte Beschleunigung kann durch Mittelwertbetrachtungen erreicht werden [2].

Steilabschaltung eines GTO-Thyristors

In letzter Zeit erlangte das steile Abschalten von GTO-Thyristoren große Bedeutung. Hierbei wird mit einer betragsmäßig wesentlich höheren Gate-Spannung als üblich das Bauelement in kürzester Zeit abgeschaltet (Verringerung der Speicherzeit).

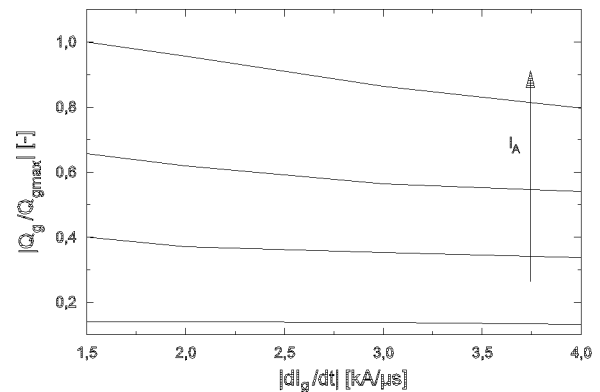


Abb. 12. Über das Gate zu extrahierende Ladung (normiert) beim Steilabschalten eines GTO-Thyristors ($I_A = (0,5; 1; 3; 6) \text{ kA}$)

Voraussetzung dafür sind kleine Widerstände und Induktivitäten im Gatekreis. Neben einer Abnahme der Schaltzeiten macht sich auch eine Verringerung der über das Gate zu extrahierenden

Ladung bemerkbar, da mit sinkender Ausschalt-dauer weniger Ladung von der Anode nachfließen kann (Abb. 12, Gateladung normiert auf Maximalwert). Entsprechend kann die Kapazität im Ansteuerkreis geändert werden. Weiterhin darf man die Ausschaltentlastung kleiner dimensionieren oder auch ganz entfernen, da die dynamischen Verluste mit Zunahme der Schaltgeschwindigkeit beträchtlich sinken.

Fehlerfall beim Abschalten eines GTO-Thyristors

Von großem Interesse ist auch die Simulation von Fehlerfällen. Bei GTO-Thyristoren kann der sogenannte 'dynamische Durchbruch' beim Abschalten auftreten (Abb. 13). Hierbei tragen die über das Gate extrahierten Ladungsträger zur Ladung der Donatorrümpfe in der Raumladungszone des n -Gebietes bei, weshalb die Durchbruchspannung des mittleren Übergangs sinkt. Das Bauelement bricht unterhalb der statischen Durchbruchspannung (d. h. der mit einem *curve tracer* zwischen Gate und Anode gemessenen) durch [5]. Dies äußert sich darin, daß der Anodenstrom in der *tail*-Phase wieder ansteigt, während gleichzeitig eine große Anoden-Kathoden-Spannung über dem Bauelement anliegt, so daß eine thermische Zerstörung stattfindet. Da im Beispiel die Temperatur konstant und die Kapazität im Gatkreis unendlich groß (ideale Spannungsquelle) angenommen wurden, gelingt es schließlich doch, den Thyristor abzuschalten. Die Rechnung zeigt gute Übereinstimmung mit *device*-Simulationen nach [3]. Als Rechenzeit ermittelt man etwa 1 Minute, was einen akzeptablen Wert darstellt.

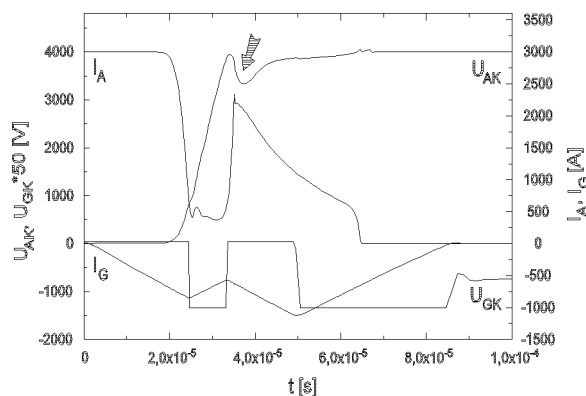


Abb. 13. Dynamischer Durchbruch beim Abschalten eines GTO-Thyristors; der Pfeil kennzeichnet den Zeitpunkt maximaler Verlustleistung

VII. ZUSAMMENFASSUNG UND AUSBLICK

Der Beitrag stellte die gebräuchlichen Arten der Schaltungssimulation vor und erläuterte Vor- bzw. Nachteile. Die überlegene Stellung physikalisch basierter Kompaktmodelle wurde erläutert und an praktischen Beispielen dargestellt.

Die rasche Weiterentwicklung der Rechentechnik sowie die stete Vervollkommnung der *software* lassen den Schluß zu, daß in naher Zukunft noch größere Schaltungen mit vertretbarem Zeitaufwand simuliert bzw. vorhandene Modelle um Effekte höherer Ordnung, beispielsweise die belastungsabhängige Alterung, erweitert werden können.

DANKSAGUNG

Die Autoren danken Herrn Prof. Dr.-Ing. habil. H. Güldner für die wertvollen Anregungen zur Anwendung auf den dargestellten Themenkreis.

LITERATUR

- [1] M. E. Clarke, S. Rahim, "A nonquasi-static empirical model of the power PIN diode for circuit simulation"; Int. J. for Computation and Mathematics in Electrical and Electron. Eng., vol. 13, no. 4, Dec. 1994
- [2] C. Deml, "Fast Simulation Technique for Power Electronic Circuits with Widely Different Time Constants"; Proc. of IAS '97
- [3] Y. C. Gerstenmaier, "1-D Simulation and Analytic Theory of the Critical Turn-Off Behaviour of High-Power GTO-Thyristors with a Chopper Circuit"; Proc. of ISPS '92, 1992
- [4] H. Göbel, "Hybridverfahren zur Modellierung Leistungselektronischer Bauelemente"; Fortschrittsberichte VDI, Reihe 21, Nr. 143, VDI-Verlag GmbH, Düsseldorf, 1993
- [5] L. Göhler, "Thyristormodellierung"; Dissertation, Universität der Bundeswehr München, 1997
- [6] R. Kraus, K. Hoffmann, H. J. Mattausch, "A precise model for the transient characteristics of power diodes"; Proc. of PESC '92
- [7] R. Kraus, K. Hoffmann, "An analytical Model of IGBTs with low emitter efficiency"; Proc. of ISPSD '93

- [8] P. Leturq, "A Study of Distributed Switching Processes in IGBTs and Other Power Bipolar Devices"; Proc. of PESC '97
- [9] Y. Liang, V. J. Gosbell, "Diode Forward and Reverse Recovery Model for Power Electronics Spice Simulations"; IEEE Trans. on Power Electronics, vol. 5, no. 3, Jul. 1990
- [10] D. Metzner, "Netzwerkmodelle abschaltbarer Leistungshalbleiterbauelemente"; Dissertation, Technische Universität München, 1994
- [11] TMA, "MEDICI-User's Manual"; Technology Modeling Associates, Inc. 1996
- [12] A. G. M. Strollo, "A New IGBT Circuit Model for SPICE Simulation"; Proc. of PESC '97